

SOLID-STATE IMAGE PICKUP DEVICE

Patent Number: JP10098651
Publication date: 1998-04-14
Inventor(s): SUGIKI TADASHI
Applicant(s):: TOSHIBA CORP
Requested Patent: ☐ JP10098651
Application Number: JP19960253190 19960925
Priority Number(s):
IPC Classification: H04N5/335
EC Classification:
Equivalents:

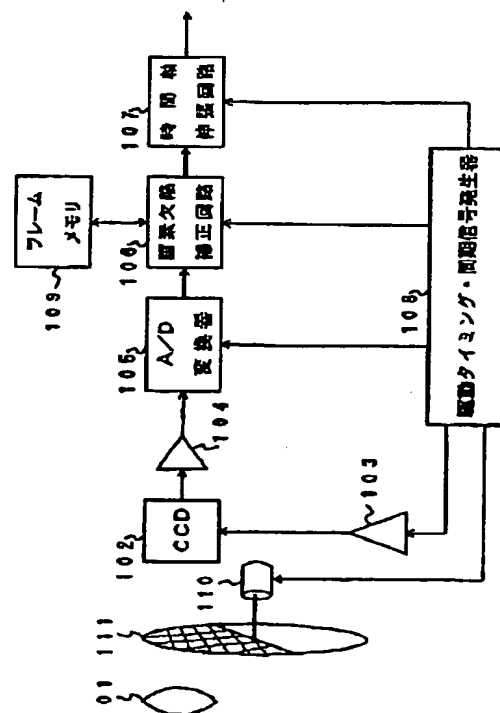
Abstract

PROBLEM TO BE SOLVED: To conduct optimum correction of an image pickup signal by detecting a reference signal in a state of passing through the same system as the image pickup signal in real time and correcting the image pickup signal based thereon so as to allow a corrected variable to automatically follow a change in fixed pattern noise of the image pickup signal even when the fixed pattern noise is changed due to a secular change or a temperature change.

SOLUTION: A shutter plate 111 is used to emit an optical image from an object to a solid-state image pickup element 102 for each 1st period. A drive timing synchronizing signal generator 108 reads a signal charge of the solid-state image pickup element 102 for each 2nd period shorter than the 1st period. A frame memory 109 stores an output signal charge when an optical image is not emitted onto the solid-state image pickup element 102 due to a difference between the 1st and 2nd periods as a reference signal image. A picture element defect correction circuit 106 uses an output signal charge when the optical image is emitted to the solid-state image pickup element 102 for an image pickup signal and corrects the image pickup signal with the reference signal.

Data supplied from the esp@cenet database - I2

This Page Blank (uspto)

$$\frac{6}{18}$$


7/18

(2)

特開平10-98651

【特許請求の範囲】

【請求項1】固体撮像素子の光電変換面に対して被写体からの光学像を第1の周期毎に照射するための光学手段と、

前記固体撮像素子を駆動して、前記第1の周期より短い周期の第2の周期毎に前記固体撮像素子の信号電荷を読み出す読み出し手段と、

前記第1と第2の周期の違いにより、前記光学像が前記固体撮像素子の光電変換面に照射されなかったときの前記固体撮像素子の出力信号電荷を基準信号として保持するための記憶手段と、

前記光学像が前記固体撮像素子の光電変換面に照射されたときの前記固体撮像素子の出力信号電荷を撮像信号とし、この撮像信号を前記基準信号により補正する手段とを具備したことを特徴とした固体撮像装置。

【請求項2】2次元配列された光電変換面を形成するフォトダイオード群に対して読み出しアドレスを指定するXYアドレス型の固体撮像素子と、

前記固体撮像素子の前記光電変換面に対して被写体からの光学像を第1の周期毎に照射するための光学手段と、前記固体撮像素子に対して読み出しアドレスを与えて、少なくとも前記光学像が照射されている期間は前記読み出しアドレスの供給を停止し、前記第1の周期の間に前記固体撮像素子から1画面分の走査ラインの読み出し信号を得た後、さらに読み出し済み走査ラインからの読み出し信号を得る走査手段と、

前記読み出し信号のうち前記読み出し済みの走査ラインからの読み出し信号を取り込み基準信号として保持するための記憶手段と、

前記読み出し信号のうち前記1画面分の読み出し信号を、前記記憶手段に保持されている前記基準信号により補正する補正手段とを具備したことを特徴とする固体撮像装置。

【請求項3】前記基準信号は、前記固体撮像素子の光電変換面が暗のときに得られる基準信号であり、前記補正手段による映像信号に係わる補正対象は、前記読み出し信号のうち前記固体撮像素子の画素欠陥等の部分より生じている信号ばらつきであることを特徴とした請求項1または2に記載の固体撮像装置。

【請求項4】前記基準信号は、前記固体撮像素子の光電変換面を均一照明したときの基準信号であり、前記補正手段による映像信号に係わる補正対象は、前記読み出し信号のシェーディング処理であることを特徴とした請求項1の固体撮像装置。

【請求項5】前記第1の周期はフレーム周期又はフィールド周期であることを特徴とした請求項1または2に記載の固体撮像装置。

【請求項6】前記基準信号により補正された補正後の読み出し信号を前記第1または2の周期の映像信号に変換するための時間軸伸張手段をさらに有したことを特徴と

する請求項1または2に記載の固体撮像装置。

【請求項7】前記基準信号により補正された補正後の読み出し信号を、時間軸伸張し、信号フォーマット変換を施す走査変換手段をさらに有したことを特徴とする請求項1または2に記載の固体撮像装置。

【請求項8】前記基準信号により補正された補正後の読み出し信号を時間伸張する時間軸伸張手段内に、信号フォーマット変換を施す走査変換手段を一体に内蔵させたことを特徴とする請求項1の固体撮像装置。

【請求項9】前記固体撮像素子の光電変換面に対して被写体からの光学像を第1の周期毎に照射するための光学手段は、光路中に設けられた遮光手段を有することを特徴とした請求項1記載の固体撮像装置。

【請求項10】前記固体撮像素子の光電変換面に対して被写体からの光学像を第1の周期毎に照射するための光学手段は、パルス発光する光源で照明する手段を有することを特徴とした請求項1または2記載の固体撮像装置。

【請求項11】前記固体撮像素子を駆動して、前記第2の周期毎に前記固体撮像素子の信号電荷を読み出す読み出し手段は、前記固体撮像素子の電子シャッタ機能を駆動する手段を有することを特徴とする請求項1記載の固体撮像装置。

【請求項12】前記基準信号を抽出して前記記憶手段に記憶する際に、巡回型の低域通過フィルタ(LPF)処理を施すことを特徴とした請求項1または2記載の固体撮像装置。

【請求項13】前記走査手段の前記固体撮像素子に対するアドレス指定により、前記固体撮像素子から出力される読み出し信号出力期間のうち1フレーム分の信号出力期間の後に、露光期間を含む読み出し停止時間があつた場合、1フレーム分の信号出力期間を越える読み出し信号出力期間を得ることを特徴とした請求項2記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の技術分野】この発明は、CCD(電荷結合素子)等の固体撮像素子を用いた固体撮像装置に関し、特に出力画像に悪影響を与えるシェーディングや画素欠陥を実時間で補正することができるようにしたものである。

【0002】

【従来の技術】図16には、画素欠陥補正処理回路を搭載した従来の固体撮像素子のブロック図を示している。光学系のレンズ1601から取り込まれた被写体の光学像は、固体撮像素子1602の撮像面に結像される。固体撮像素子1602には、ドライブ回路1603からの駆動パルスが与えられる。固体撮像素子1602で光電変換された撮像信号は、増幅器1604を介してアナログデジタル(A/D)変換器1605に入力され、デジ

8/18

(3)

特開平 10-98651

タル化される。デジタル化撮像信号は、画素欠陥補正回路 1606 に入力されて、画素信号の欠落している部分を補正される。画素欠陥補正された信号は、デジタル信号処理回路 1607 に入力されて、規格に適合したビデオ信号にデコードされて出力される。

【0003】駆動タイミング・同期信号発生器 1608 は、固体撮像素子 1602 を駆動するための基準のパルスとデジタル信号処理回路 1607 で必要なタイミングパルスを発生している。また、画素欠陥補正用 ROM 1609 に書き込まれているデータに対応した画素欠陥補正パルスを画素欠陥補正回路 1606 に供給している。画素欠陥補正回路 1606 では、画素欠陥補正パルスに基づいて入力信号の画素信号欠陥部分の補正処理を行っている。

【0004】上記の画素欠陥補正用 ROM 1609 には固体撮像素子の画素欠陥データが格納されている。この画素欠陥データは、撮像装置の製造時に画素欠陥部を調べることにより得られたものである。

【0005】このために、撮像装置が完成した後で、固体撮像素子が弱い放射線を受けたり、熱エネルギーによって半導体内の不純物が移動することによって画素欠陥が新たに生じたり、画素欠陥の程度が経時変化した場合には、撮像信号の画素信号欠陥部分を補正できない。撮像装置の性能維持のためにはメンテナンス作業が必要である。

【0006】また、固体撮像装置の電源投入時に遮光状態の固体撮像素子出力をメモリーに取り込んで、通常、撮像時の固体撮像素子出力から前記メモリー内の画像を差し引き、画素欠陥補正をする場合でも、撮像素子の温度が変化すると画素欠陥による信号量が変化するため、画素欠陥補正エラーが生じていた。

【0007】また、実時間で映像信号を補正するものとして、スミアと呼ばれる高輝度被写体の上下に縦線が発生する固体撮像素子特有の現象を補正するスミア補正処理がある。これは映像信号の無い垂直ブランキング期間の撮像素子出力をメモリーに取り込んで、撮像素子の映像信号出力から差し引くという補正を行う方法である。このスミア補正による方法では、垂直ブランキング期間まで垂直相関のある信号であれば補正できるが、その他の映像信号が存在する画面内における画素ごとの補正には使えなかった。

【0008】

【発明が解決しようとする課題】上記したように、製造時に ROM 書き込んだ画素欠陥データに基づいて、撮像信号を補正する従来の方法では、経時変化や温度変化により変化する画素欠陥を補正することができない。また、製造時に、画素欠陥データを ROM に書き込む調整作業も必要であった。

【0009】そこでこの発明の目的とするところは、製造時の画素欠陥データの作成作業を不要とし、画素欠陥

等が使用中で変化しても自動的に最適に補正処理された画像が得られる固体撮像装置を実現することにある。

【0010】

【課題を解決するための手段】この発明では、撮像素子に周期的に光学像を照射し、その照射周期よりも例えば短い周期で固体撮像素子の映像信号出力を出力させる。映像信号出力のうち、光学像が照射されなかった場合の出力を基準信号（基準画像）とする。この基準信号を記憶して撮像素子からの撮像信号（必要とする映像信号）を補正する。

【0011】このようにすると、撮影中に撮像素子の出力信号の中に、映像補正用の基準信号を得ることができ、常に最適な映像信号補正をかけることができる。また、撮影周期と画像表示周期は同一にできるため動きのジャギー（映像変化のがたつき）は発生しない。

【0012】具体的にはこの発明は、固体撮像素子の光電変換面に対して被写体からの光学像を第 1 の周期毎に照射するための光学手段と、前記固体撮像素子を駆動して、前記第 1 の周期と異なる周期の第 2 の周期毎に前記固体撮像素子の信号電荷を読み出す読み出し手段と、前記第 1 と第 2 の周期の違いにより、前記光学像が前記固体撮像素子の光電変換面に照射されなかったときの前記固体撮像素子の出力信号電荷を基準信号として保持するための記憶手段と、前記光学像が前記固体撮像素子の光電変換面に照射されたときの前記固体撮像素子の出力信号電荷を撮像信号とし、この撮像信号を前記基準信号により補正する手段とを具備する。

【0013】またこの発明は、2 次元配列された光電変換面を形成するフォトダイオード群に対して読み出しアドレスを指定する XY アドレス型の固体撮像素子と、前記固体撮像素子の前記光電変換面に対して被写体からの光学像を第 1 の周期毎に照射するための光学手段と、前記固体撮像素子に対して読み出しアドレスを与えて、少なくとも前記光学像が照射されている期間は前記読み出しアドレスの供給を停止し、前記第 1 の周期の間に前記固体撮像素子から 1 画面分の走査数より多い走査数の読み出し信号を得る走査手段と、前記読み出し信号のうち前記 1 画面分を越えた読み出し信号を取り込み基準信号として保持するための記憶手段と、前記読み出し信号のうち 1 フレーム分の読み出し信号を、前記記憶手段に保持されている前記基準信号により補正する補正手段とを具備する。上記の手段により、逐次基準信号が取り込まれているために、基準信号が何等かの原因で変化したとしても、最適な映像信号補正を行うことができる。

【0014】

【発明の実施の形態】以下、この発明の実施の形態を図面を参照して説明する。図 1 はこの発明の第 1 の実施の形態を示す図である。固体撮像素子 102 の前には、モータ 110 で駆動される回転シャッタ円板 111 が設けられている。回転シャッタ円板 111 は、例えば、円板

9/18

(4)

特開平10-98651

の半分が黒（不透明）、残りの半分が透明である。モータ110は、駆動タイミング・同期信号発生器108からのタイミング制御信号により駆動されている。光学系のレンズ101により結像された被写体の光像は、固体撮像素子102の撮像面に結像される。

【0015】固体撮像素子102には、ドライブ回路103からの駆動パルスが与えられる。固体撮像素子102で光電変換された撮像信号は、増幅器104を介してアナログデジタル（A/D）変換器105に入力され、デジタル化される。デジタル化撮像信号は、画素欠陥補正回路106に入力されて、画素信号の欠落している部分を補正される。画素欠陥補正された信号は、デジタル信号処理回路107に入力されて、規格に適合したビデオ信号にデコードされて出力される。

【0016】駆動タイミング・同期信号発生器108は、固体撮像素子102を駆動するための基準のパルスとデジタル信号処理回路107で必要なタイミングパルスを発生している。

【0017】ここで、画素欠陥補正回路106では、フレームメモリ109に書き込まれているデータに対応した画素欠陥部分を補正している。図2は上記の固体撮像装置の動作タイミングを示している。

【0018】図2（a）は、回転シャッタ円板111により固体撮像素子102への入射光がオンオフされるタイミングを示している。入射光が通過するときは、固体撮像素子102内のフォトダイオードに信号電荷が蓄積される。この様子は図2（b）の如くなる。この固体撮像素子102の感光部に蓄積された信号電荷は、ドライブ回路103により、入射光遮断の周期（第1の周期）より短いフィールド周期（第2の周期）であって、かつ固体撮像素子102のフィールド蓄積モードで読み出される。図2（c）は信号電荷の読み出しパルス周期を示しており、図2（a）のシャッタによる入射光遮断周期よりも短い周期であることがわかる。

【0019】このように信号電荷を読み出せば、第1の周期と第2の周期の違いにより、図2（d）に示すように映像信号の間に黒の基準信号が挿入された信号を固体撮像素子102から得ることができる。図の「O」は奇数フィールド信号、「E」は偶数フィールド信号を意味し、「Ref（o）」は奇数フィールドの基準信号、「Ref（e）」は偶数フィールドの基準信号を意味する。

【0020】フィールド蓄積モードでは、図3に示すように、垂直方向に隣接する2画素の信号電荷が加算されて、毎フィールド読み出される。しかし第1フィールドと第2フィールドでは、垂直方向に隣接する2画素の信号電荷を加算する場合、その組み合わせが変えられる。これにより、固体撮像素子のインターレース走査による読み出しが実現される。図3では、わかりやすくするために縦4個、横4個の画素P11～P44配列を示してい

る。

【0021】また、上記のように垂直方向の2画素の信号電荷を加算する場合に、その2画素の組み合わせは、図4に示すように、駆動パルスの与え方で選択できる。図4のVTは、第1フィールドの垂直帰線期間及び第2フィールドの垂直帰線期間を拡大して示している。図4の $\phi V1 \sim \phi V4$ はCCDの転送パルスとフィールドシフトパルスを示している。また $\phi H1$ と $\phi H2$ は水平転送パルスを示している。さらに ϕRS は、高速クロックであり、OSは出力信号、HTは水平周期のクロックを示している。

【0022】この固体撮像素子の場合、フィールドの順序は自由に選択でき、フィールドシーケンスを変えたとしても、フォトダイオードの信号電荷を読み出す時間間隔は常に一定である。よって、撮像素子に光像が照射されたときも、されなかったときも各画素毎の暗電流成分ばらつきは同一の量で生じる。

【0023】固体撮像素子102の出力は、増幅器104で増幅され、A/D変換器105でデジタル化されて、画素欠陥補正回路106に入力される。画素欠陥補正回路106は、駆動タイミング・同期信号発生器108からの信号により、基準信号期間には、対応するフィールドの基準画像としてデジタル化された信号をフレームメモリ109に書き込む。また、基準信号期間を除く他の期間では、画素欠陥補正回路106は、デジタル化されたフィールド信号から、フレームメモリ109に記憶されている、対応するフィールド画像を減算して出力する。

【0024】図2（f）に示されるように、画素欠陥補正回路106の出力信号には休止期間が生じてしまう。計算機等のハードディスクなどに取り込む場合にはこのままで良いが、実時間で動画像を見る場合には、時間軸伸張回路107を通すことにより、図2（g）に示されるように連続した映像信号を得ることができる。時間軸伸張回路107は、例えばFIFO型のフィールドメモリに平均クロック周波数が同一の、間欠の書き込みクロックと連続の読み出しクロックを与えることで実現できる。この時間軸伸張により、撮影周期と同一周期で連続した映像信号に変換されるため、動いている被写体に対しても映像変化がたつき（ジャギー）は発生させずに、画質低下の原因である固定パターン雑音を実時間で検出しながら補正をかけることができ、画質の向上ができる。

【0025】図5は、この発明の第2の実施の形態を示すブロック図である。レンズ101の前にはネマチック型の液晶板501が設けられ、駆動タイミング・同期信号発生器109からの制御信号により駆動される。この駆動により液晶板501は、透明と白濁が切り替えられ

10/18

(5)

特開平10-98651

る。液晶板501が透明なときには固体撮像素子102に光像が結像され、白濁しているときには平均照明光が入射した場合と同様になり光学系によりぼかした(シェーディング)画像が固体撮像素子102に結像される。他の部分は、先の実施の形態と同じであるから同一符号を付している。

【0026】即ち、固体撮像素子102の出力は、増幅器104で増幅され、A/D変換器105でデジタル化されて、画素欠陥補正回路106に入力される。デジタル化撮像信号は、画素欠陥補正回路106に入力されて、画素信号の欠落している部分を補正される。画素欠陥補正された信号は、デジタル信号処理回路107に入力されて、規格に適合したビデオ信号にデコードされて出力される。

【0027】駆動タイミング・同期信号発生器108は、固体撮像素子102を駆動するための基準のパルスとデジタル信号処理回路107で必要なタイミングパルスを発生している。

【0028】ここで、画素欠陥補正回路106では、フレームメモリ109に書き込まれているデータに対応した画素欠陥部分を補正している。図6はこの撮像装置の動作例を説明するためのタイミングチャートを示している。図6(a)には液晶板501が白濁している期間と透明な期間を示している。図6(b)には固体撮像素子102上の信号電荷量を示している。図6(c)には固体撮像素子102に蓄積された電荷を基板に放出するために電荷掃き出しパルスを示している。図6(d)には固体撮像素子102の撮像部の垂直転送パルスを示している。つまりフィールドシフトパルス(感光部からの一斉読み出しパルス)とこのパルスで読み出した信号電荷を高速転送するパルスである。図6(e)には、撮像部の信号電荷を一旦蓄積する蓄積部の垂直転送パルスを示している。即ち、先の高速転送パルスに同期した読取り用の高速転送パルスと、出力用の垂直転送パルスである。図6(f)には撮像素子の出力、図6(g)には基準信号、図6(h)には補正された撮像信号、図6(i)には時間軸伸張した撮像信号を示している。

【0029】この撮像装置では、光学シャッタが不要となるように、任意時間に電子シャッタを切ることができる固体撮像素子102を使用している。固体撮像素子102は、図7(a)に示されるような画素構造と、図8に示される転送路構造を持っている。

【0030】図7(a)の画素構造に示すように、nチャンネル基板上にpチャンネル層が形成され、このpチャンネル層にnチャンネルの転送部が形成されている。またpチャンネル層には、p⁺、nによるフォトダイオード層も形成されている。さらにこれらの層の上には絶縁層に埋設されるように転送電極が設けられる。さらにこの絶縁層の上にはフォトダイオード部に開口を有する遮光膜層が設けられている。

【0031】電子シャッタ動作は、フォトダイオード内に蓄積された不要な電荷(図7(b))を基板にパルスを加えることにより、基板へ流してフォトダイオードを空乏化する(図7(c))。所定時間が経過するとフォトダイオード内には信号電荷が蓄積される(図7

(d))。この信号電荷を読み出しゲートを介して垂直転送段に読み出す(図7(e))ことで電子シャッタ動作ができる。しかしながら、垂直転送段に信号電荷を読み出すためには、垂直転送段に前のフィールドの信号電荷が残留していると信号電荷が加算されてしまうので、図8(a)~図8(d)の順番で信号電荷を読み出すフレームインターライン転送型の固体撮像素子102を使用する。この固体撮像素子102は、撮像領域内の垂直転送部と、水平転送部の間に電荷蓄積領域としての蓄積部を持つ。そしてこの固体撮像素子102では、垂直転送部に読み出された電荷が、蓄積部に垂直ブランキング期間内で高速転送され、この結果、垂直転送部が空乏化される。よって、映像期間内の任意の期間に、電子シャッタ動作による信号電荷をフォトダイオードから垂直転送部に読み出すことができる。固体撮像素子102に、第6図(c)、図6(d)、図6(e)の駆動波形を与えることで、固体撮像素子102から、撮影周期よりも早い周期で撮像素子出力が得られる。そして、複数フィールド毎に白基準画像を得ることができる。この白基準画像は、駆動タイミング・同期信号発生器109からの制御信号によりフレームメモリ106に取り込まれる。そして、画素欠陥補正回路106において、白基準画像で入力撮像信号を除算することで、撮像信号に対して光学系のシェーディング補正がかけられる。

【0032】この補正済みの出力撮像信号(図6(h))は、時間軸伸張回路108により撮影周期と同一の周期で連続した撮像信号として出力される(図6(i))。図9はこの発明の第3の実施例である。また図10は、この装置の動作例を説明するために示したタイミングチャートである。

【0033】パルス電源901は、駆動タイミング・同期信号発生器108からの信号を受けて定期的にX線管902に高電圧パルスを供給する(図10(a))。この給電によりX線管902からはパルス発光したX線が被験者903に照射される。被験者903を透過したX線はシンチレータ板904により可視光像に変換される。この可視光像は、レンズ101を通して固体撮像素子102の撮像面上に結像される。

【0034】以後の処理は、先に説明した実施の形態とほぼ同様であり、同様な回路手段が設けられている。よって、先の実施の形態と同様な部分には同じ符号を付して細かい説明は省略する。この実施の形態では、時間軸伸張回路107の出力がさらにフォーマット変換器911に入力されている。このフォーマット変換器911は、後でも説明するようにフィールド単位の撮像信号を

1/8

(6)

特開平 10-98651

フレーム単位の撮像信号に変換する回路である。

【0035】X線診断装置の場合には、誤診しないように高解像度の画像が必要とされるため、1画素ずつの信号電荷を独立させて、かつ1フレームに1回ずつ読み出すフレーム蓄積という読み出し方法が使われている。図10(b)は固体撮像素子102の奇数行の信号電荷量であり、図10(c)は固体撮像素子102の偶数行の信号電荷量である。また図10(d)は信号電荷読み出しパルス(フィールドシフトパルス)である。従って、図10(e)のように固体撮像素子102の出力撮像信号は、その偶数フィールド、奇数フィールドが交互になっている。このように偶数フィールド、奇数フィールドが交互になることは、フォトダイオードの暗電流が奇数、偶数フィールドに渡って一定であるということである。

【0036】一方、両フィールドの基準信号を得るためには、上記の如くフィールド周期の奇数倍の周期毎に基準信号を得れば良いが、固体撮像素子の撮像信号のフィールドの並びは偶・奇・奇・偶・偶・奇・・・・となってしまう(図10(e)、図10(f))。このような状況であると、現在どちらのフィールドが出力されているかを検出しながら出力信号を処理しなければならないため好ましくない。

【0037】そこでフレームメモリを持ったフォーマット変換器911を時間軸伸張回路107の後に設け、このフレームメモリ109の書き込みアドレスを図10(i)の様に、読み出しアドレスを図10(j)の様に与えることで、図10(k)の様に順次走査のフレーム画像のカメラ出力を得ることができる。

【0038】図10(f)はフレームメモリ109に格納される基準撮像信号であり、図10(g)は補正された撮像信号、図10(h)は時間軸伸張された撮像信号である。

【0039】図11は、この発明の第4の実施の形態である。この実施の形態では、第3の実施の形態(図9)ではフィールドメモリを内蔵した時間軸伸張回路107とフレームメモリを内蔵したフォーマット変換器911が独立していたが、これらの回路が、2フレームメモリを内蔵した時間軸伸張・フォーマット変換器922に置き換えられている。他の部分は、先の実施の形態と同じであるから同一符号を付している。

【0040】2フレームメモリを内蔵した時間軸伸張・フォーマット変換器922のように1つの回路にすることで、メモリの読み書きの回数を半減することができ、消費電力が低減できるという利点がある。

【0041】図12は、図11の回路の動作を説明するためのタイミングチャートである。図12(a)はX線管に供給される高圧パルスである。図12(b)は固体撮像素子102の奇数行の信号電荷量であり、図12(c)は固体撮像素子102の偶数行の信号電荷量であ

る。また図12(d)は信号電荷読み出しパルス(フィールドシフトパルス)である。図12(e)は固体撮像素子102からの交互に得られる偶数フィールド、奇数フィールドの撮像信号である。また図12(f)はフレームメモリ109に格納される基準撮像信号であり、図12(g)は補正された撮像信号、図12(h)は書き込みアドレス、図12(i)は読み出しアドレスであり、時間軸伸張と同時に、フィールド単位からフレーム単位にフォーマット変換されている。図12(j)は出力撮像信号である。

【0042】図13は、この発明の第5の実施の形態である。固体撮像素子としては、XYアドレス型の低消費電力撮像素子であるCMOSセンサ1303が使用されている。このCMOSセンサ1303は、2次元配列された感光素子毎に増幅器を持っている高感度の撮像素子である。そして2次元配列された感光素子は、XYアドレスにより指定されてその光電変換出力が読み出される。この撮像素子は、信号処理回路とともにオンチップ化しやすい、つまり1つの基板上にIC化しやすいという特徴を持っている。

【0043】このCMOSセンサ1303の内部は次のように構成されている。即ち、2次元配列された感光素子部と、各感光素子の出力を増幅する増幅器部と、これらの選択スイッチ手段とからなる撮像領域1304、この撮像領域からの信号をデジタル化するA/D変換器1305、このA/D変換器1305の出力を補正する補正回路1306、補正用の基準撮像信号を保持するフレームメモリ1307を有する。さらに補正回路1306の出力は、走査線変換部1308に入力されて走査線変換される。走査線変換部1308には、2フレームメモリ1309が接続されている。さらに、駆動タイミング・同期信号発生器(TG/SG)1310は、撮像領域1304や各信号処理回路などに各種パルスを送ると共にLEDドライブ回路1311を介してLED(発光素子)1302をパルス発光させ、被写体を照明することができる。

【0044】図14は、上記の撮像装置の動作を説明するためのタイミングチャートである。XYアドレス型の固体撮像素子の性質の1つに、信号読み出しタイミングと走査タイミングが同一という性質がある。このため、露光中は走査を停止させることで、全画素が同一露光時間である1画面の走査信号を得ることができる。図14(a)は光源により被写体を照射するタイミングを示し、図14(b)は各画素を走査する走査アドレスの様子を示している。露光中は走査が停止されるので走査途中のアドレスが維持され、次の非露光期間になると、アドレスが続いて出力される。図14(b)は、1回の露光に対し1画面以上の読み出し走査を行っている様相を示している。このように走査すると、1画面分の映像信号と黒画像信号の一部が得られる(図14(c))。

12/18

(7)

特開平 10-98651

つまり、露光があってから、1画面分の読み出し走査が行われた後、次の走査が行われると、次の露光があるまでは黒信号が読み出されることになる。

【0045】映像信号期間か基準信号期間かを示す信号が駆動タイミング・同期信号発生器1310から補正回路1306に渡される。そこで、補正回路1306では、黒信号期間においては、1画面分の読み出し時間に蓄積された暗電流成分が撮像領域から出力されるので、この暗電流成分をA/D変換した信号を基準信号としてフレームメモリ1307の対応するアドレスに書き込む(図14(d))。映像信号期間においては、(1画面分の読み出し時間)+(走査停止時間)だけ蓄積された(暗電流成分+信号成分)が撮像領域から出力される。よって、(暗電流成分+信号成分)をA/D変換した信号から、フレームメモリ1307の対応するアドレスの基準信号データを

$1 + [(走査停止時間) / (1画面の読み出し時間)]$ 倍にして減算することで、蓄積時間分を考慮して補正した暗時の雑音低減処理ができる。このようにして補正された信号は画像の途中から始まって途中で終わる信号となっている。そこで、時間軸伸張・走査変換器1308は、2フレームメモリ1309を有し、書き込みアドレスを図14(f)のように、読み出しアドレスを図14(g)のように与えている。このように2フレームを活用した書き込み、読み出し処理により、図14(h)の順次走査画像出力信号が得られる。

【0046】また、黒信号の補正を行う場合には、単純に差分を取るとランダム雑音が3dB増加してしまうが、図15のブロック図のように基準信号画像を巡回型LPF回路を用いて作成することによりランダム雑音によるS/Nの改善も可能である。即ち、図15に示すように、減算器1501において、入力基準信号から基準信号保持用のフレームメモリ100の出力を減算し、これに1以下の係数kを掛けた値を前記フレームメモリ1100の出力に加算して更新することにより、基準信号に含まれるランダム雑音成分はほぼ

$$(k / (2 - k))^{1/2}$$

倍にすることができる。例えばk=1/8の場合にはランダム雑音量は約0.26倍となり、補正した後の映像信号のランダム雑音によるS/Nの劣化量は0.28dBとなり、実用上問題ないレベルにすることもできる。

【0047】なお撮像信号の補正のためにフレームメモリ100のデータを実際に用いる場合には、フレームメモリ100からの読み出しデータが直接補正回路106に導入されるようになっている。なお、各々の実施の形態において用いられている光学シャッタ手段は、いずれの実施形態においても交換あるいは併用して用いてもよい。

【0048】

【発明の効果】以上述べたこの発明によれば、経時変化

や温度変化などによって、撮像信号の固定パターン雑音が増加したとしても自動的に補正量が追従し最適な補正が行われ、最良の画質が得られる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係るブロック図。

【図2】図1の回路の動作を説明するために示したタイミング図。

【図3】フィールド蓄積モードを説明するための図。

【図4】フィールド蓄積モードの固体撮像素子の駆動波形を示す図。

【図5】この発明の第2の実施の形態に係るブロック図。

【図6】図5の回路の動作を説明するために示したタイミング図。

【図7】電子シャッタ動作を説明するための画素構造図とポテンシャル図。

【図8】フレームインターライン転送型の固体撮像素子の信号電荷転送を説明するために示した概略構造図。

【図9】この発明の第3の実施の形態に係るブロック図。

【図10】図9の回路の動作を説明するために示したタイミング図。

【図11】この発明の第4の実施の形態に係るブロック図。

【図12】図11の回路の動作を説明するために示したタイミング図。

【図13】この発明の第5の実施の形態に係るブロック図。

【図14】図13の回路の動作を説明するために示したタイミング図。

【図15】基準信号を低雑音化する巡回型LPFのブロック図。

【図16】従来の画素欠陥補正処理回路を搭載した固体撮像素子のブロック図。

【符号の説明】

- 102…固体撮像素子
- 103…ドライブ回路
- 104…増幅器
- 105…A/D変換器
- 106…画素欠陥補正回路
- 107…時間軸伸張回路
- 108…駆動タイミング・同期信号発生器
- 109…フレームメモリ
- 501…液晶板
- 901…パルス電源
- 902…X線管
- 903…被験者
- 904…シンチレータ板
- 911…フォーマット変換器

13/18

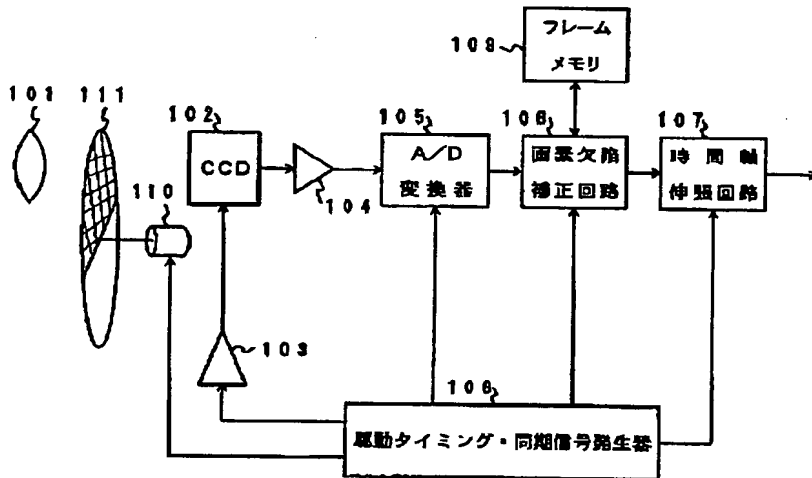
(8)

特開平10-98651

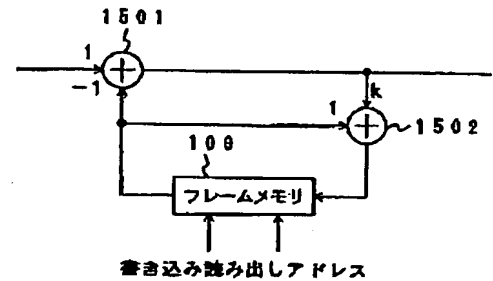
922...時間軸伸張・フォーマット変換器
1302...発光素子(LED)
1303...CMOSセンサ
1304...撮像領域
1305...A/D変換器
1306...補正回路

1307...フレームメモリ
1308...走査線変換器
1309...2フレームメモリ
1310...駆動タイミング・同期信号発生器
1311...LEDドライブ回路

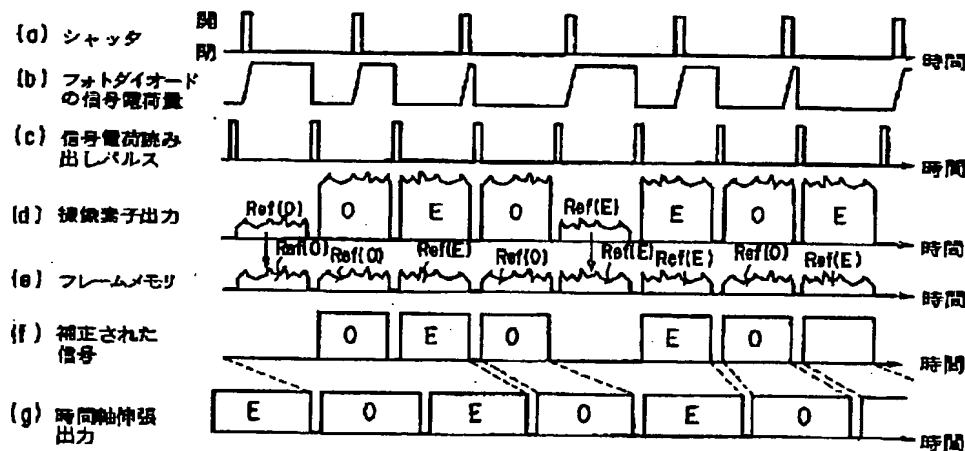
【図1】



【図15】



【図2】

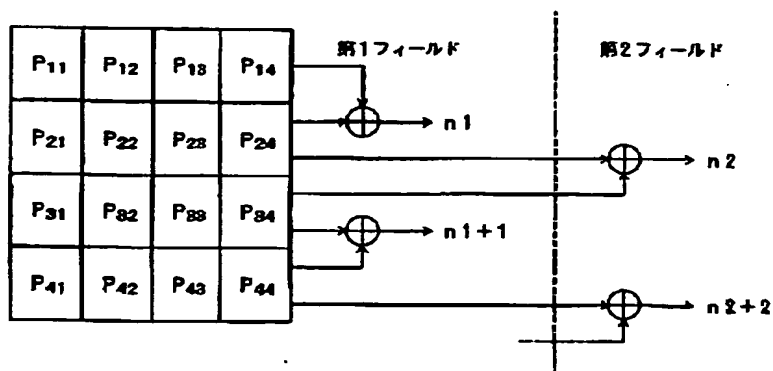


14/18

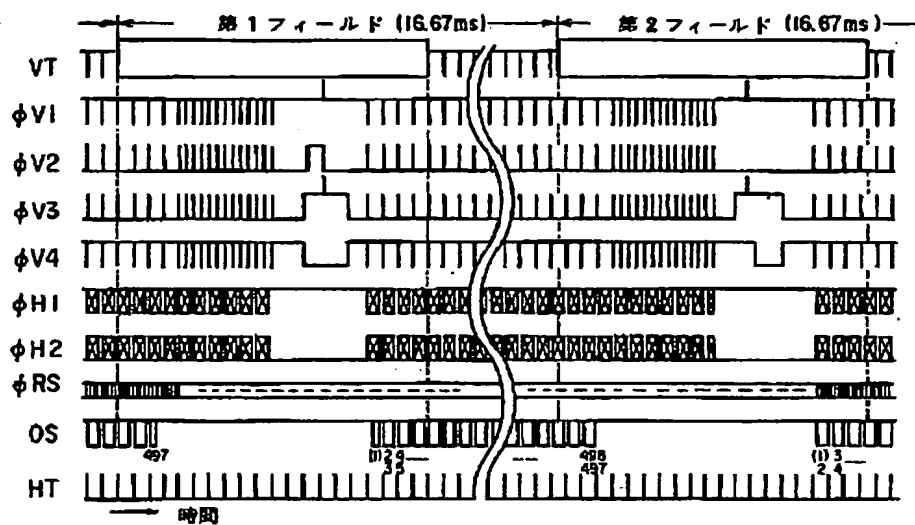
(9)

特開平10-98651

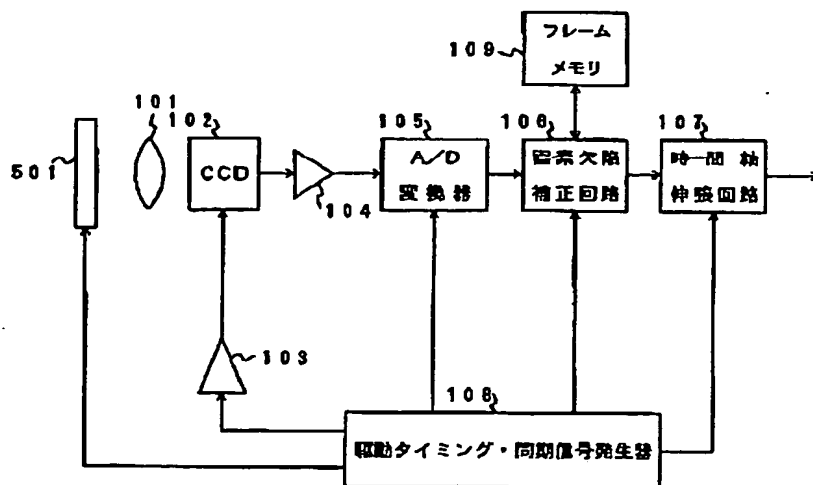
【図3】



【図4】



【図5】

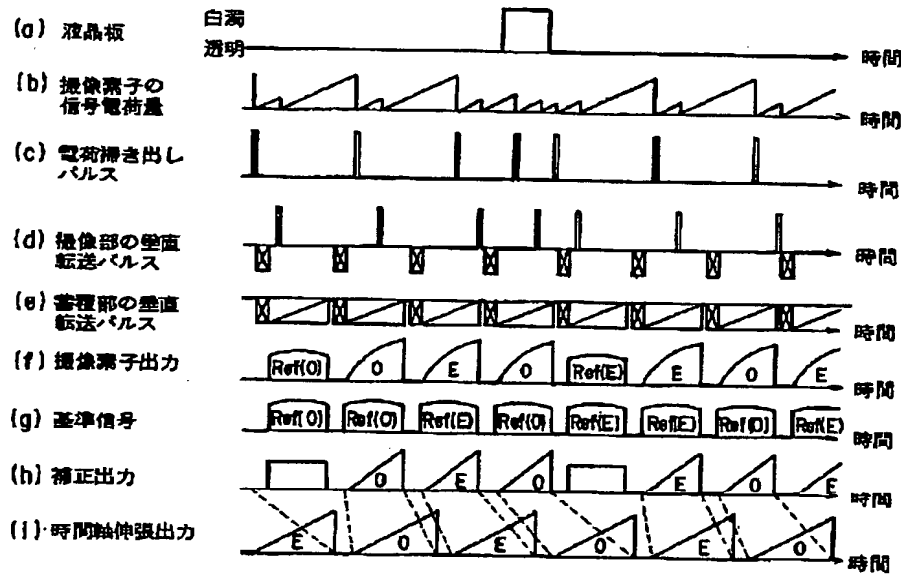


15/18

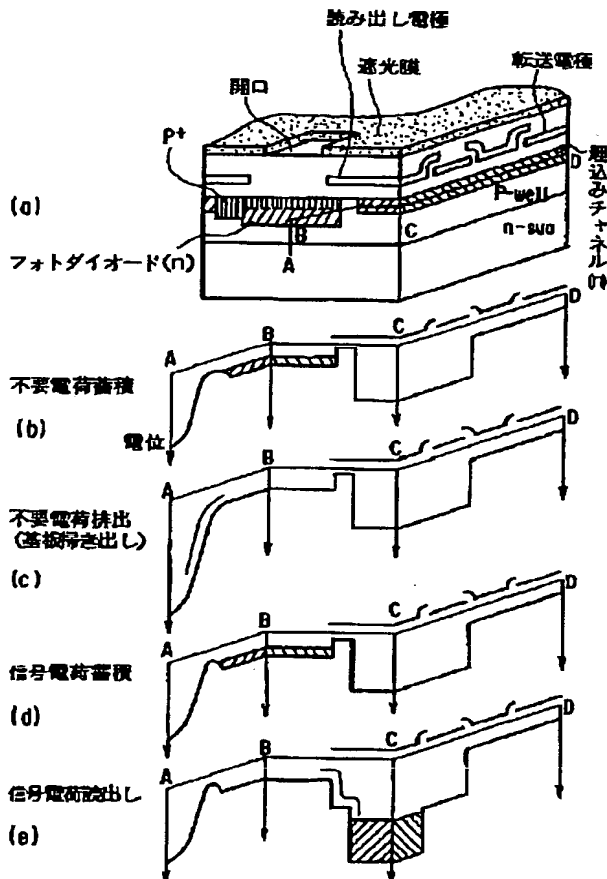
(10)

特開平10-98651

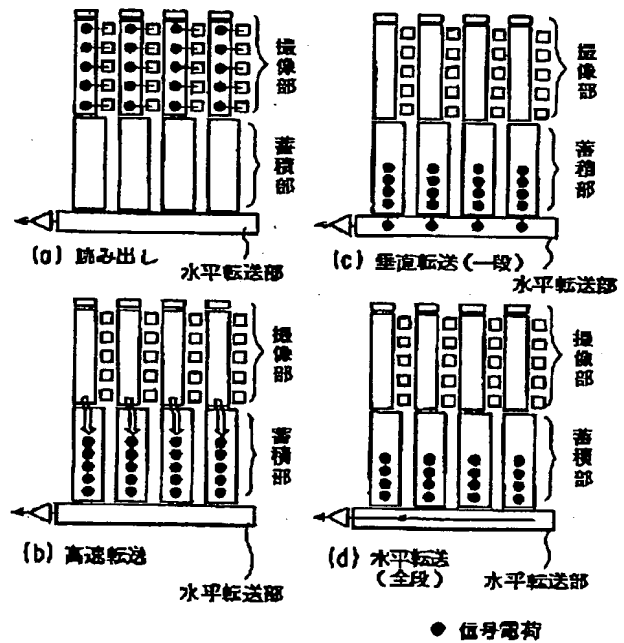
【図6】



【図7】



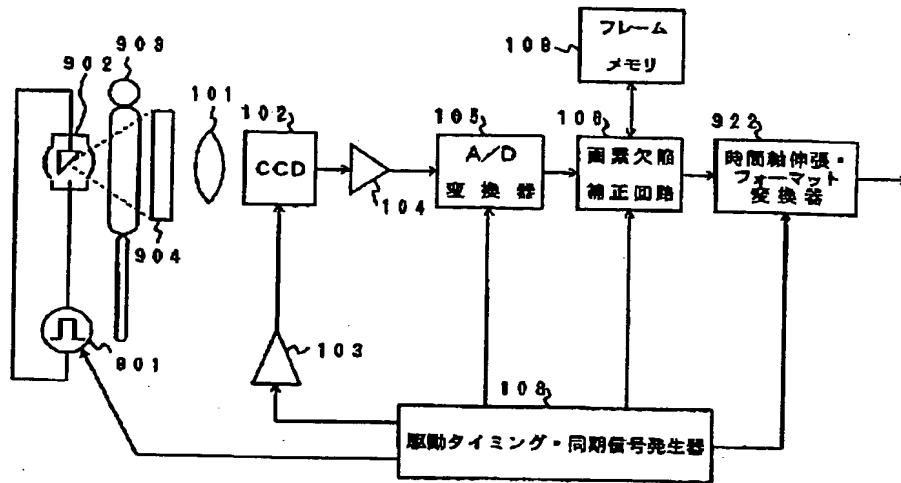
【図8】



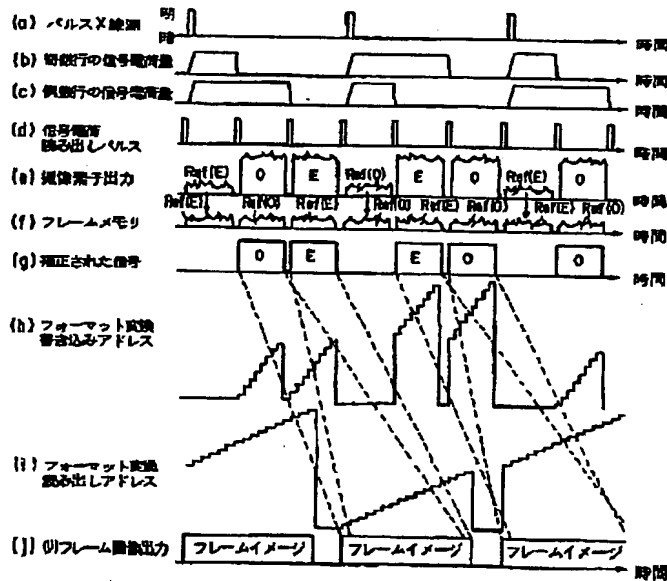
(12)

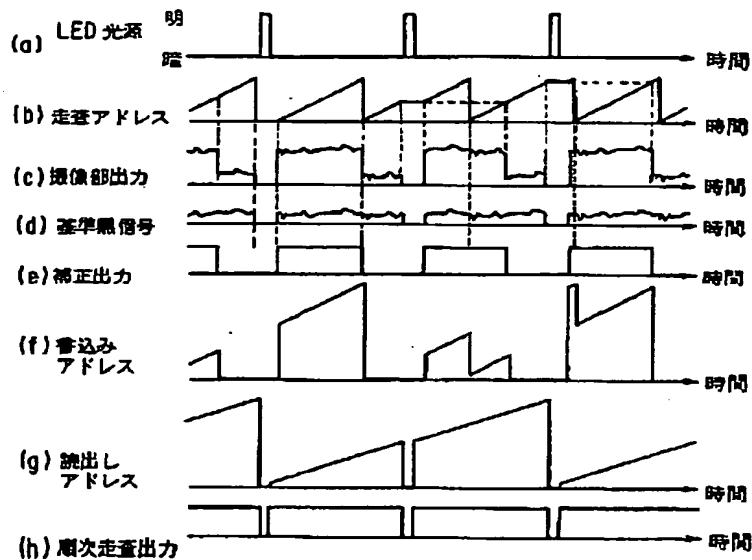
特開平10-98651

【図11】



【図12】





This Page Blank (uspto)